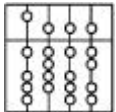


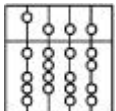
Hauptseminar: Methoden zur Spezifikation verteilter Systeme

Vortragsthema: SDL
Bearbeiter: Thomas Maier



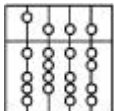
Inhalt

- **Specification and Description Language**
- **SDL-Basic**
 - Strukturdiagramme
 - Prozeßdiagramme
- **Modellierung: NetBill**
- **Toolunterstützung**
- **Bewertung von SDL**
- **Vergleich der graphischen Ansätze**



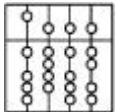
Entstehung

- Ursprung 1970 durch CCITT
(Comité Consultatif International des Telégraphique et Téléphonique)
- Beschreibung von Telekommunikationssystemen und Spezifikation von Kommunikationsprotokollen
- Standartisiert durch ITU 1976
(International Telecommunication Union)
- Standards:
SDL80, SDL84, SDL88, SDL92, z100(93), SDL96

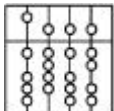
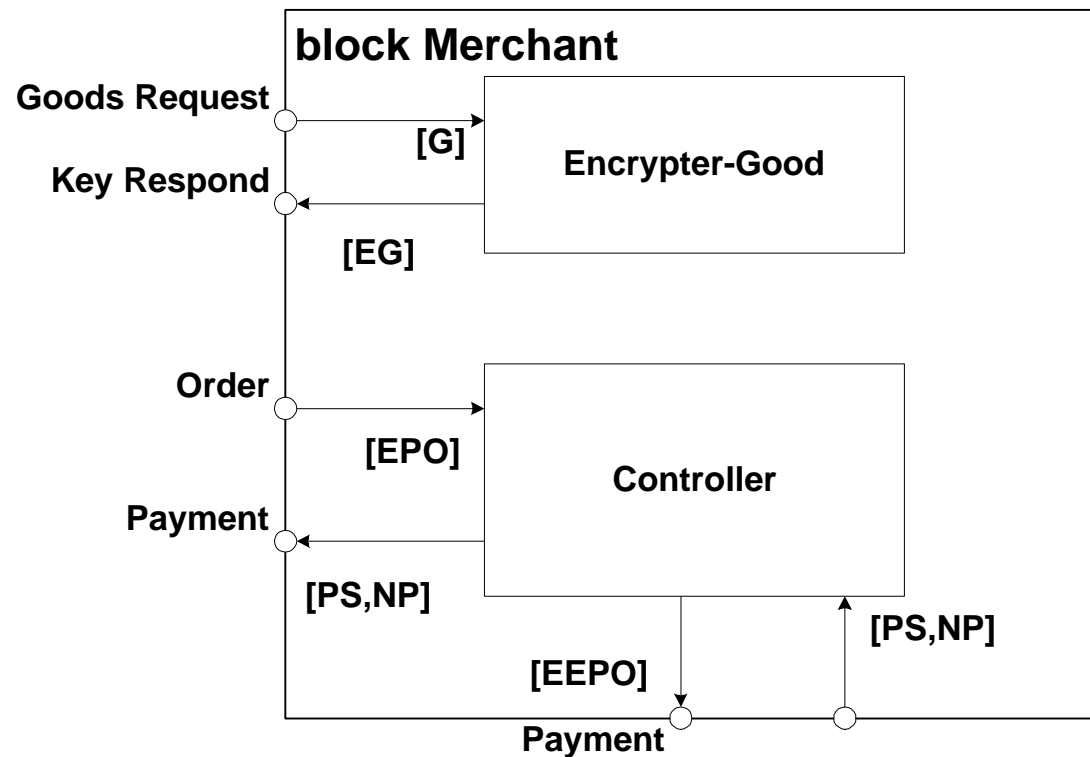


Merkmale

- (semi)formale Spezifikationsprache
- Aufteilung in
 - Struktur
 - Funktionalität (Prozesse)
- Pufferung der Kommunikationssignale in priority-Queues

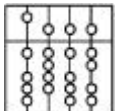


SDL Strukturdiagramm

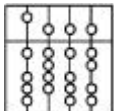
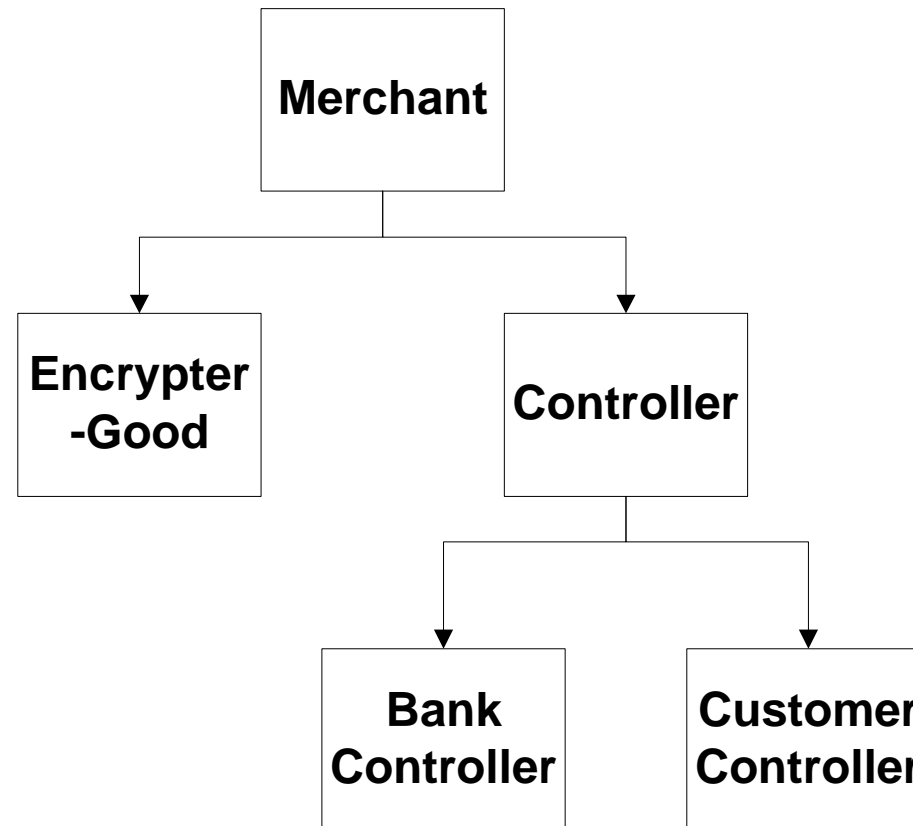


Struktur

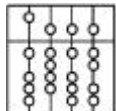
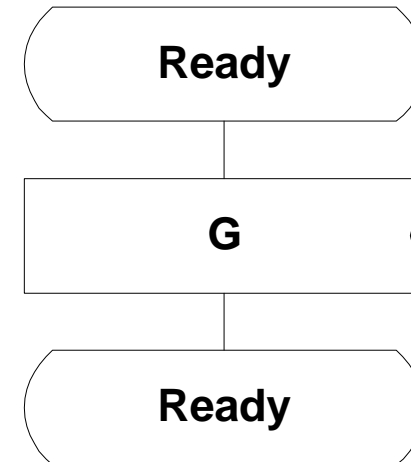
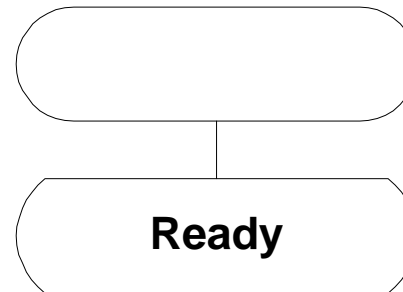
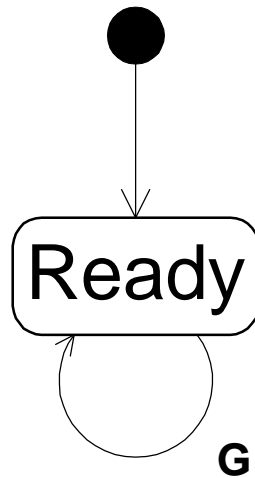
- Das System setzt sich aus einer Menge von Blöcken zusammen
- Blöcke können hierarchisch in weitere Blöcke zerlegt werden
- Kommunikation der Block über uni- oder bidirektionale Kanäle
- Über Kanäle können Signale verschickt und empfangen werden
- Signale werden durch faire Warteschlangen gepuffert



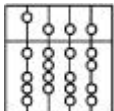
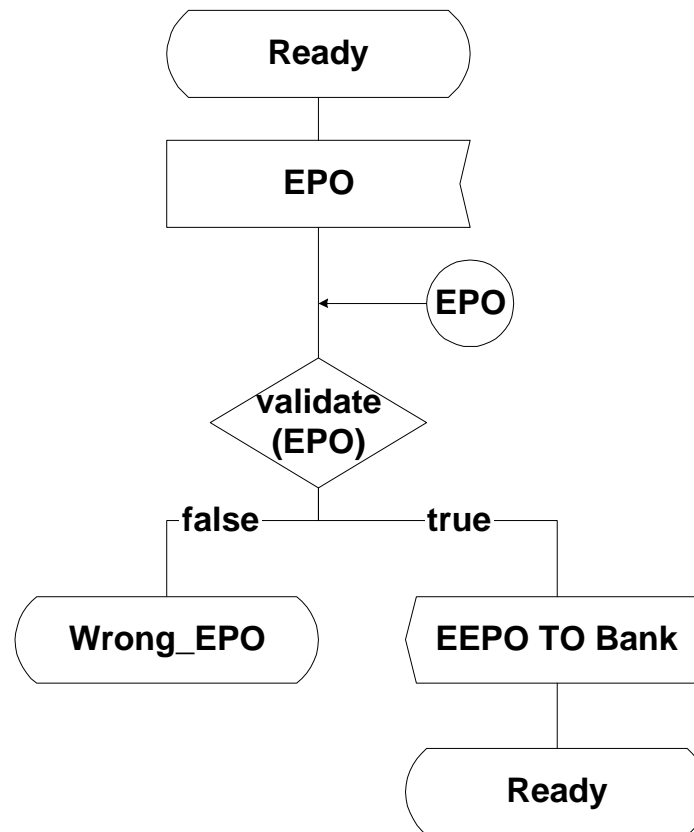
Struktur - Funktionalität



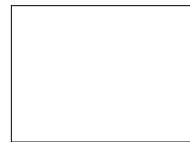
SDL Prozeßdiagramm



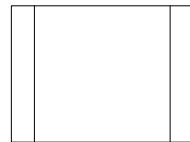
Prozeßdiagramm



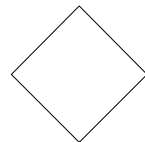
Prozeßdiagramm: Symbole



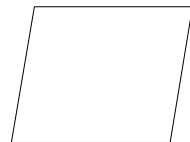
Tasksymbol
Variablen, Timer



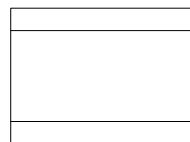
Prozeduraufruf



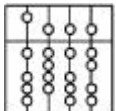
Entscheidung



Savesymbol
Signal wird
gespeichert

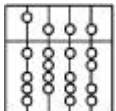


Createsymbol
Neue Prozeßinstanz



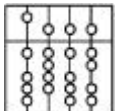
Prozesse

- Ein Block besteht auf unterster Ebene aus einer Menge von Prozessen
- Ein Prozeß besteht aus einer Menge von Zuständen und Zustandsübergängen (Zustandsautomaten)
- Ein Zustandsübergang wird durch verarbeiten eines Signals ausgelöst
- Prozesse agieren nebenläufig und gleichberechtigt



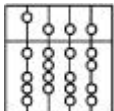
Signalpufferung

- Jeder Prozeß besitzt genau eine Warteschlange
- Strategie: FIFO
- gleichzeitig eintreffende Signale werden in beliebiger Reihenfolge eingeordnet (Interleaving)



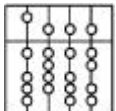
Zusätzliche Features

- Mehrere Signale können über einen Kanal versendet werden
- Zusammenfassen von Signalen in Signallisten
- textuelle Darstellung
- Abstrakte Datentypen (ADT)
- Unterstützung interner Timer

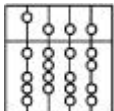
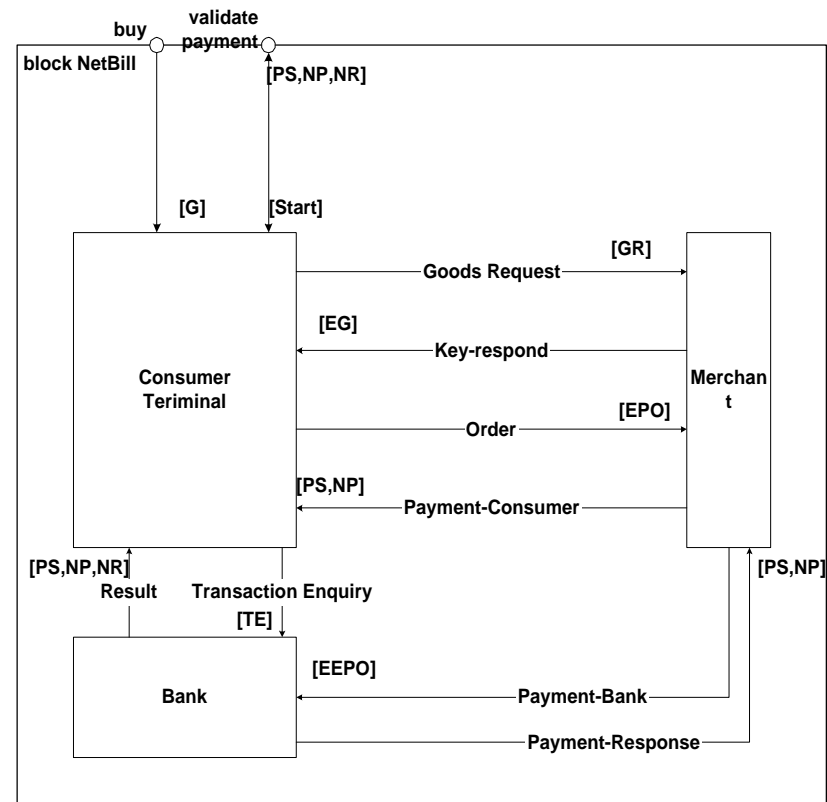


Modellierung: NetBill

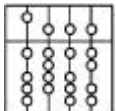
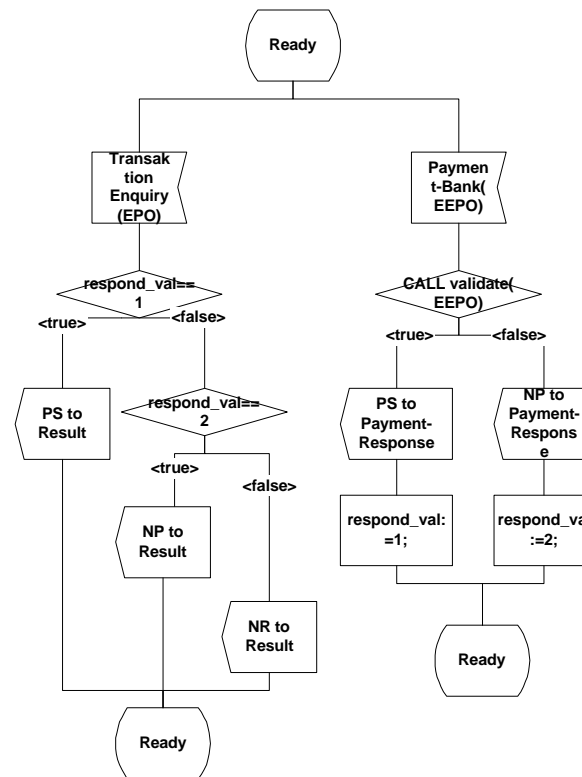
- Schnittstelle zur Umwelt
- Struktur Top-Down festgelegt
- Verhalten der einzelnen Komponenten der unterster Ebene beschrieben



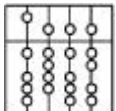
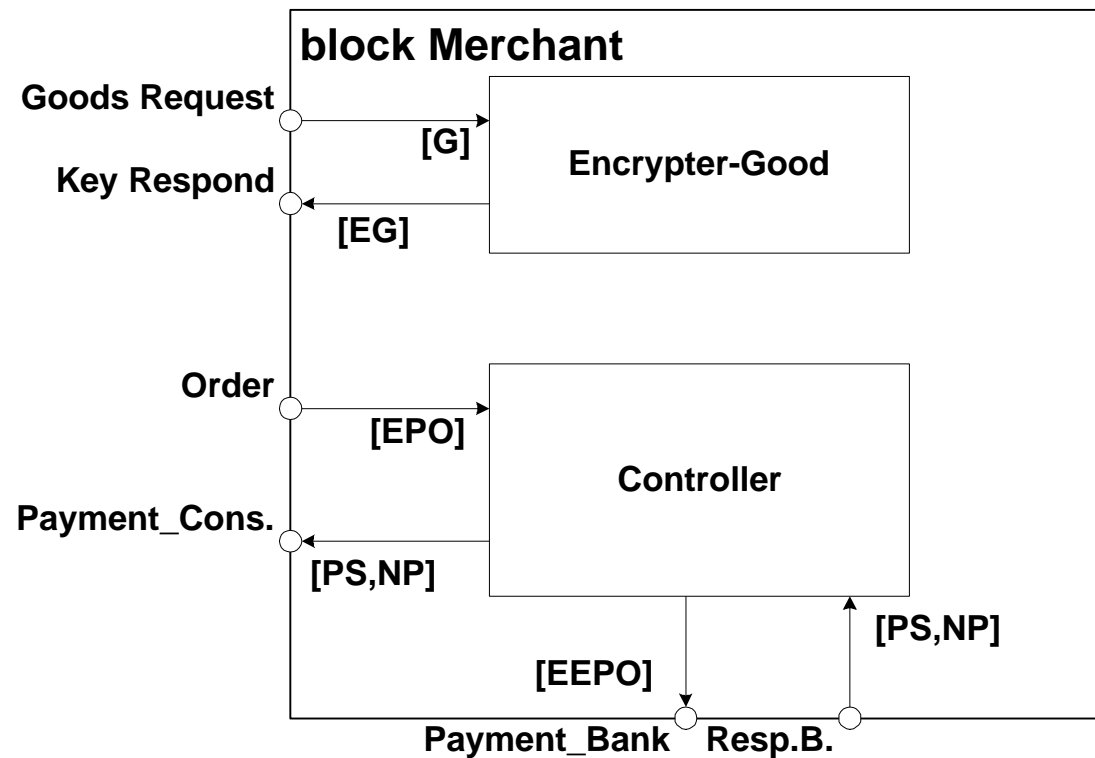
Strukturdiagramm: NetBill



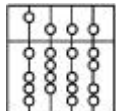
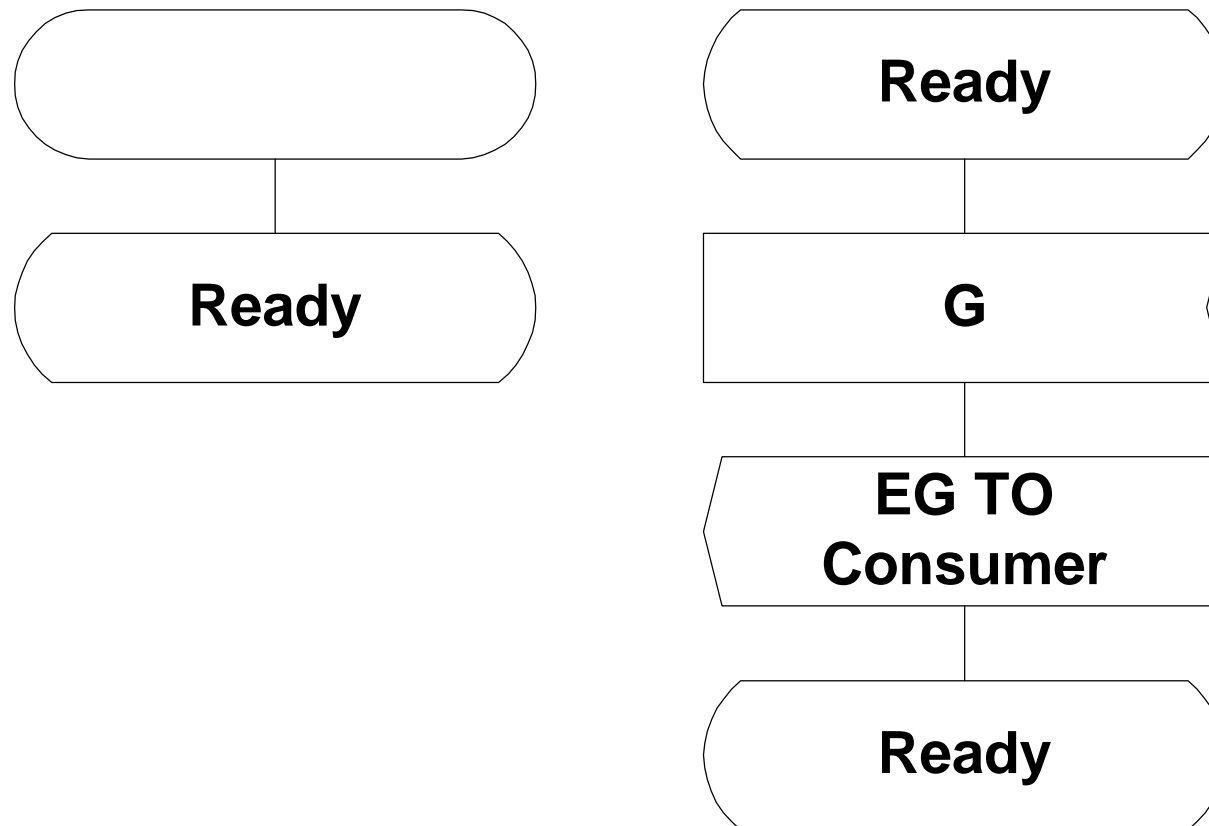
Prozeßdiagramm: Bank



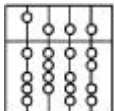
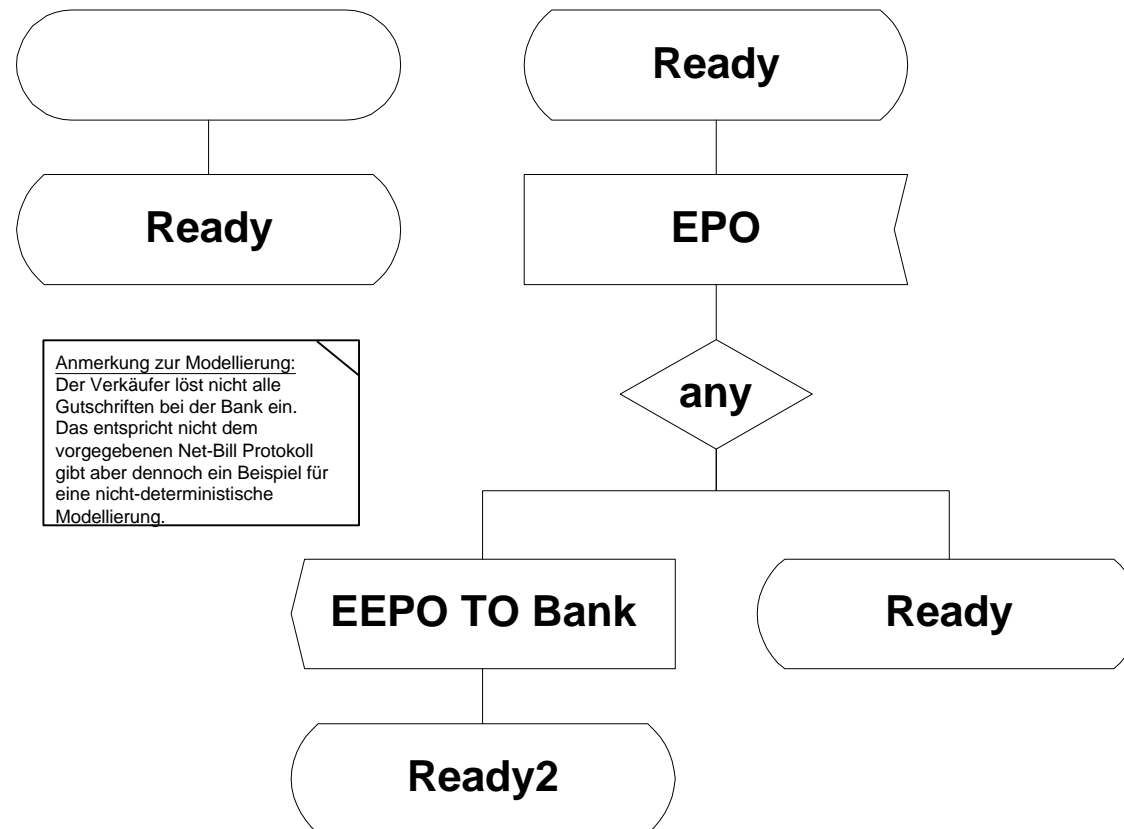
Block: Merchant



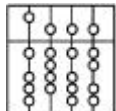
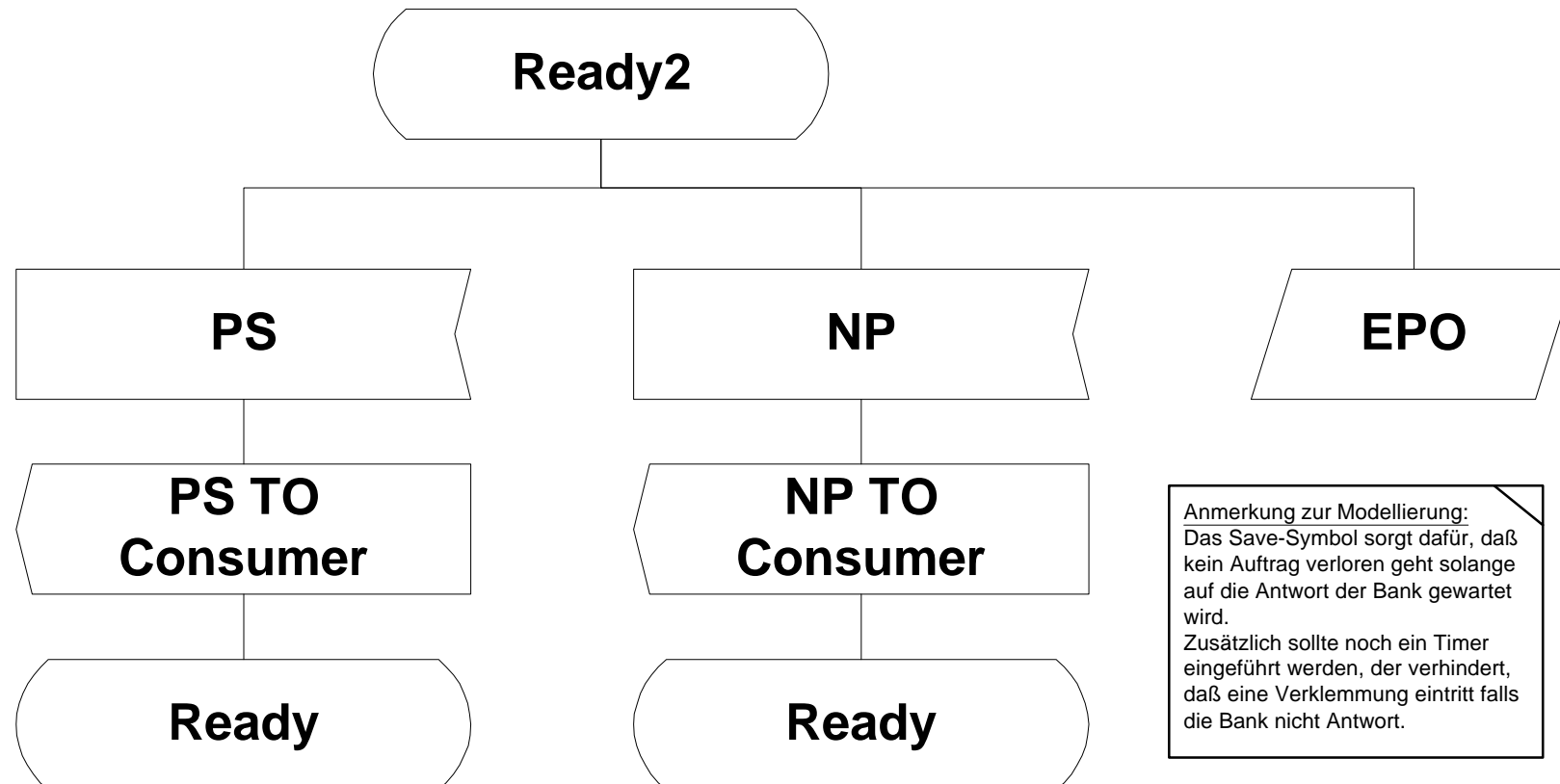
Block: Encrypter-Good



Block: Controller (1/2)

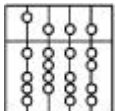


Block: Controller (2/2)



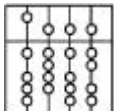
Werkzeugunterstützung

- CASE-Tools
 - ObjectGEODE, Verilog France
 - SDT, Telelogic
- Simulation von SDL Spezifikationen
- Generierung von MSCs
- Code Generierung



Bewertung

- + Signalpufferung -> weniger Transitionen
- + gute Toolunterstützung
- + interne Timer
- unzureichend def. Zeitbegriff
- keine Abstraktionmöglichkeiten bei Prozeßdiagrammen (Unterautomaten)
- mangelnde Übersicht durch den hohen Platzbedarf der Notation



Vergleich

	SDL	Room	State-C
• Trennung zwischen Struktur und Funktionalität	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>
• Abstraktionsmöglichkeiten	<input checked="" type="checkbox"/> / <input type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
• dynamische Prozeßerweiterung	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>
• Echtzeitverhalten	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
• nicht deterministische Beschreibungsmöglichkeiten	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>

